

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-282145

(43)Date of publication of application : 23.10.1998

(51)Int.Cl.

G01R 1/073

H01L 21/66

(21)Application number : 09-083741

(71)Applicant : HOYA CORP

(22)Date of filing : 02.04.1997

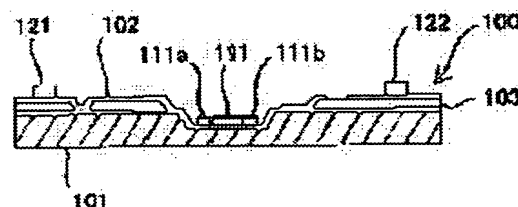
(72)Inventor : SAWADA HIDEKI

## (54) GLASS WIRING BOARD, METHOD OF MANUFACTURING GLASS WIRING BOARD AND PROBE CARD

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To mount arbitrary electronic parts on the same surface on which electrodes are formed.

**SOLUTION:** A glass wiring board is constituted by putting wiring 102 and a photosensitive insulating material 103 upon another on a glass substrate 101. The wiring 102 is formed from the outside of the recessed section of the substrate 101 to the inside of the recessed section and the electrode terminals 111a and 111b of discrete parts 111 are connected to the wiring 102. In addition, bumps 121 and 122 are formed on the wiring 102 on the outside of the recessed section. When the wiring board 101 is used as the substrate of a probe card, the inspections of ICs to be inspected can be conducted in a state where the discrete parts 111 are respectively arranged near the ICs.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## CLAIMS

---

[Claim(s)]

[Claim 1] The glass wiring substrate characterized by having wiring which connects electrically the glass substrate which has a hollow in the position of one field, the electronic parts mounted in said hollow of said glass substrate, the electrode formed in the same field as said hollow of said glass substrate, and said electronic parts and said electrode in the glass wiring substrate for making electric connection with an integrated circuit.

[Claim 2] Said electrode is a glass wiring substrate according to claim 1 characterized by projecting in the shape of a bump.

[Claim 3] Said glass substrate is a glass wiring substrate according to claim 1 characterized by silicon and a coefficient of thermal expansion approximating.

[Claim 4] Said electronic parts are glass wiring substrates according to claim 1 characterized by being discrete part.

[Claim 5] Said electronic parts are glass wiring substrates according to claim 1 characterized by preparing more than one in the same field.

[Claim 6] In the manufacture approach of the glass wiring substrate for making electric connection with an integrated circuit While forming an electrode on wiring of the outside of the process which forms a hollow in the position of a glass substrate, the process which applies in said hollow from the outside of said hollow of said glass substrate, and forms wiring, and said hollow of said glass substrate The manufacture approach of the glass wiring substrate characterized by having the process which mounts electronic parts on wiring in said hollow.

[Claim 7] The manufacture approach of the glass wiring substrate according to claim 6 characterized by forming the electrode which projected in the shape of a bump in case an electrode is formed on said wiring.

[Claim 8] The manufacture approach of the glass wiring substrate according to claim 6 characterized by using silicon and the substrate which the coefficient of thermal expansion approximated as said glass substrate at the process which forms said hollow.

[Claim 9] In the probe card for inspecting the integrated circuit formed on the wafer The glass substrate which has two or more hollows in the position of a field which should confront a wafer to be examined, Two or more discrete part mounted in said hollow of said glass substrate, The probe card characterized by having the glass wiring substrate which consists of wiring which connects electrically two or more glass substrate lateral electrodes formed in the location which should be made to agree with the electrode of two or more integrated circuits on said wafer to be examined, and said discrete part and said glass substrate lateral electrode.

[Claim 10] Said glass substrate lateral electrode is a glass wiring substrate according to claim 9 characterized by projecting in the shape of a bump.

---

[Translation done.]

## \* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

## DETAILED DESCRIPTION

## [Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the probe card for inspecting the manufacture approach of the glass wiring substrate for making electric connection especially with an integrated circuit, and its glass substrate, and the integrated circuit formed on the wafer about the manufacture approach of a glass wiring substrate and a glass substrate, and a probe card.

[0002]

[Description of the Prior Art] A probe card is used in order to inspect the function of the integrated circuit on a wafer (IC). This probe card has many electrodes (bump) for making the electrode of IC used as a subject of examination contact. And where the bump of a probe card is pressed against the electrode of IC, the function of IC can be inspected by passing an electrical signal from a probe card side.

[0003] However, only the bump for one IC or some is prepared in the conventional probe card. Therefore, simultaneously, the functional test of IC on a wafer could do every [ some / 1 - ], but in order to inspect all ICs, it reapplied the probe card repeatedly, and it had to repeat impression of a test signal, and measurement of an output signal. Then, also in order to raise the efficiency of the functional test of IC, a probe card connectable with many the electrodes and the electric targets of IC in wide range is desired.

[0004] In addition, a bump's height must be fixed in order to make all the electrodes that exist all over a wafer, and the probe card which can take contact to coincidence. That is, the surface smoothness of the field which forms a bump is required. It is because there is a possibility that the electrode which cannot take contact may be generated when surface smoothness is bad. Then, it is possible as a substrate for forming the bump of a probe card to use a glass substrate. Since glass is easy to fulfill the conditions of surface surface smoothness, if a bump is formed on a glass substrate, it can make a probe card with a bump's fixed height.

[0005]

[Problem(s) to be Solved by the Invention] However, even if it uses a glass substrate, the problem about the mounting location of discrete part, such as a pass capacitor, remains. That is, in order to raise the dependability of IC, it is necessary to inspect by the signal of a frequency comparable as clock frequency in case the IC is used. Therefore, it will be necessary with improvement in the speed of the clock frequency of the latest IC to also make the frequency of the signal at the time of inspection into a RF. And in order to correspond to measurement of high frequency, it is necessary to mount discrete part, such as a pass capacitor, in a probe card side, and, moreover, those discrete part must be mounted near [ as possible ] the IC used as the measuring object. Otherwise, it is because a noise occurs and exact inspection cannot be performed.

[0006] However, the part outside the field where the bump of a probe card has been stationed, and the rear face of a probe card can mount discrete part by the Prior art. Among these, by the approach of arranging discrete part outside the field where the bump of a probe card has been stationed, when carrying out package measurement of the whole wafer, discrete part will be mounted in the part outside wafer size. If discrete part is mounted in the part outside wafer size, since the distance to the measuring object IC near the center of a wafer will become long, it becomes impossible to correspond to a RF. Moreover, although wiring (via) which penetrates a substrate is needed for the rear face of a probe card by the approach of mounting discrete part, it is not easy to perform such processing to a glass substrate.

[0007] Therefore, electronic parts, such as discrete part, can be mounted in the location of the arbitration within the same field as the field in which electrodes, such as a bump, were formed, and a substrate with a flat front face is desired. If there is such a substrate, it is also possible to make the probe card which connected with many the electrodes and the electric targets of IC on a wafer, and has arranged discrete part near each IC.

[0008] This invention is made in view of such a point, and it aims at offering the glass substrate which mounted the electronic parts of arbitration in the same field as the field in which the electrode was formed. Moreover, other objects of this invention are offering the manufacture approach of a glass substrate of having mounted the electronic parts of arbitration in the same field as the field in which the electrode's was formed.

[0009] Moreover, another object of this invention is offering the probe card which can connect with IC and the electric target of a large number in wide range [ of an on / a wafer ], and can connect the electrode and discrete part of each IC in a short distance.

[0010]

[Means for Solving the Problem] In the glass wiring substrate for making electric connection with an integrated

circuit, in order to solve the above-mentioned technical problem in this invention, the glass wiring substrate characterized by to have wiring which connects electrically the glass substrate which has a hollow in the position of one field, the electronic parts mounted in said hollow of said glass substrate, the electrode formed in the same field as said hollow of said glass substrate, and said electronic parts and said electrode is offered.

[0011] Since the electrode is formed on the glass substrate, this glass wiring substrate has the fixed height of that electrode. Moreover, since [ which was prepared in the position of a glass substrate ] it becomes depressed and electronic parts are mounted inside, electronic parts can be mounted near the electrode. Therefore, desired electronic parts can be arranged near the integrated circuit by connecting the electrode of this glass wiring substrate to the electrode of an integrated circuit electrically. [0012] Moreover, it sets to the manufacture approach of the glass wiring substrate for making electric connection with an integrated circuit. While forming an electrode on wiring of the outside of the process which forms a hollow in the position of a glass substrate, the process which applies in said hollow from the outside of said hollow of said glass substrate, and forms wiring, and said hollow of said glass substrate The manufacture approach of the glass wiring substrate characterized by having the process which mounts electronic parts on wiring in said hollow is offered.

[0013] According to the manufacture approach of this glass wiring substrate, electronic parts are mounted in the position of the same field as an electrode, and the glass wiring substrate which connected electronic parts with the electrode with wiring is made. Moreover, it sets to the probe card for inspecting the integrated circuit formed on the wafer. The glass substrate which has two or more hollows in the position of a field which should confront a wafer to be examined, Two or more discrete part mounted in said hollow of said glass substrate, Two or more glass substrate lateral electrodes formed in the location which should be made to agree with the electrode of two or more integrated circuits on said wafer to be examined, The probe card characterized by having the glass wiring substrate which consists of wiring which connects electrically said discrete part and said glass substrate lateral electrode is offered.

[0014] Since the glass substrate lateral electrode is formed on the glass substrate, this probe card has the fixed height of a glass substrate lateral electrode. Moreover, since discrete part is mounted in the hollow of the same field as a glass substrate lateral electrode, discrete part can be mounted near the desired electrode. If this inspects simultaneously the wide range integrated circuit formed on the wafer using this probe card, the electrode and glass substrate lateral electrode of an integrated circuit can be connected certainly, and the functional test by the signal of a RF can be conducted in the condition of having arranged discrete part near each integrated circuit.

[0015]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained with reference to a drawing. Drawing 2 is the general drawing of the glass wiring substrate of this invention. (A) is a plan and (B) is the X-X sectional view of (A). In addition, the field of the direction contacted to a wafer is used as the top face in this drawing.

[0016] In the glass wiring substrate 100 of this invention, the discrete part 110, such as a pass capacitor, and the bump 120 who should make it connect with the electrode of each IC are formed on the glass substrate 101. The front face of a glass substrate 101 has sufficient surface smoothness. Discrete part 110 is formed corresponding to all ICs of the wafer which should be inspected. And many hollows are formed in the glass substrate and discrete part 111-116 is mounted in the hollow so that it may understand from a sectional view. On the other hand, bump 121-129, 120a-120c is formed in fields other than a hollow.

[0017] Drawing 1 is the elements on larger scale of the glass wiring substrate cross section of this invention. On the glass substrate 101, wiring 102 and the photosensitive insulating material 103 have piled up. It is formed in the interior of the hollow of a glass substrate 101 from parts other than the hollow of a glass substrate 101, covering wiring 102. And the electrode terminals 111a and 111b of discrete part 111 are connected to wiring 102. Moreover, the bump 121, 122 is formed after the wiring 102 in fields other than a hollow.

[0018] The bump 121, 122 of uniform height is formed by this, and discrete part 111 can be mounted near it. And since discrete part 111 is mounted in the hollow, in case each bumps 121-122 and the electrode by the side of a wafer are contacted, discrete part 111 does not become obstructive. Therefore, if this glass wiring substrate 100 is used as a substrate of a probe card, it can inspect in the condition of having arranged discrete part near [ each ] the IC used as a subject of examination. Therefore, the performance test of a RF can be simultaneously performed for all ICs on a wafer. In addition, the terminal for connecting with test equipment is prepared along with the periphery of the glass wiring substrate 100.

[0019] By the way, there is inspection (burn-in) conducted while applying heat among the inspection of IC on a

wafer. In order to conduct such inspection with the probe card which can take contact simultaneously to all ICs on a wafer, it is required for the coefficient of thermal expansion of a probe card to be close to a wafer. That is, when the coefficient of thermal expansion of a probe card differs from the wafer of silicon (Si), at the time of a burn-in, the location of a wafer lateral electrode and the bump by the side of a probe card will shift [ only the difference of an expansion coefficient ], and there is a possibility that it may become impossible to take contact. This inclination will become remarkable if especially the size of a wafer becomes 8 inches, 10 inches, and a diameter of macrostomia. Therefore, it is desirable to use for a glass substrate 101 what has a coefficient of thermal expansion close to Si.

[0020] Moreover, the chip for surface mounts is used for the discrete part embedded. these components have small size — 1.0x0.5x0.35mm<sup>3</sup> \*\* — there are some which are said. Since the hollow made on glass by using such small components is also small and ends, processing effectiveness becomes good.

[0021] Next, the manufacture approach of the glass wiring substrate of this invention is explained. Drawing 3 and drawing 4 are drawings showing the production process of a glass wiring substrate. Drawing 3 shows the first half of a production process (a process S1 – process S4), and drawing 4 shows the second half of a production process (a process S5 – process S7).

[S1] Choosing what has a coefficient of thermal expansion close to Si as the glass used for a substrate, board thickness uses the thing of the thickness beyond twice of components in consideration of embedding discrete part. For example, the thing of 3mm of board thickness of NA-35 (Hoya alkali free glass) is used. In addition, the example of glass with the coefficient of thermal expansion near Si is mentioned later.

[0022] If a glass substrate 101 is prepared, wiring layer 102a will be formed in the front face. It is used forming a metal membrane in wiring layer 102a. The thin film of Cr-Cu is first attached to it by the spatter to a glass substrate 101. And the layer of Cu-nickel with a thickness of about 5 micrometers is formed by performing electrolysis plating by using the thin film of Cr-Cu as an electrode.

[0023] Next, in order to carry out patterning, the coat of the photoresist is carried out, a circuit pattern is exposed with an exposure machine and a photo mask, a resist is developed, a metal membrane is etched, and, finally a resist is stripped.

[S2] The layer of the photosensitive insulating material 103 is formed on wiring layer 102a. What has the low dielectric constant of photosensitive polyimide etc. is used for the photosensitive insulating material 103. This is because the RF property of the substrate which the direction of an ingredient with a low dielectric constant completed becomes good. The coat of the photosensitive insulating material 103 is carried out, with an exposure machine and a photo mask, beer (via) and the pattern of opening are exposed, negatives are developed and a cure is carried out to it (it burns and hardens). Thereby, an insulating layer can be formed.

[S3] In order to form the hollow of glass with sandblasting (or etching), it covers the part which does not make a hollow by the resist 104 (or resist for etching) for sandblasting.

[S4] It becomes depressed in a glass substrate with sandblasting (or etching), and 101a is formed. The discrete part mounted in hollow 101a makes the depth of hollow 101a extent which does not project from a wiring front face.

[S5] — the conductor which removes the resist 104 (or resist for etching) for sandblasting, and serves as wiring of the maximum upper layer — film 102b (Cu etc.) is formed. And patterning of the resist 105 for bump formation is carried out, and a bump 121,122 is formed with plating. this time — a conductor — film 102b and low-ranking wiring layer 102a are connected.

[S6] The resist 105 for bumps is removed and wiring layer 102c of the maximum upper layer is formed by the same approach as a process S1. At this time, the connection terminals 102d and 102e with discrete part are made simultaneously.

[S7] Discrete part 111 is mounted in a hollow. At this time, the electrode terminals 111a and 111b of discrete part 111 are connected to the connection terminals 102d and 102e with solder or electroconductive glue.

[0024] The glass wiring substrate of this invention can be manufactured as mentioned above. In addition, although silicon and the glass to which the expansion coefficient was made to approximate are used as an ingredient of a glass substrate, there is the following as such glass.

[0025] There is glass which fulfilled the following conditions as the 1st example. SiO<sub>2</sub>, B<sub>2</sub>O<sub>3</sub>, aluminum 2O<sub>3</sub>, and MgO, CaO, SrO and BaO — a total amount — more than 95 mol % — it contains and the content of each component by a mol % displays SiO<sub>2</sub> Less than [ more than 62%68% ] B<sub>2</sub>O<sub>3</sub> 8% or more less than 12%aluminum 2O<sub>3</sub> Less than [ more than 9%13% ] MgO Less than [ more than 1%5% ] CaO Less than [ more than 3%7% ] SrO Less than [ more than 1%3% ] BaO 1%or more less than 3%SrO+BaO It is 2% or more 5% or less of glass. These

reasons for definition are as follows.

[0026] SiO<sub>2</sub> If a content exceeds 68-mol %, viscosity will become high, melting nature will fall, and less than [ 62 mol % ], the point [ distortion ] of the glass obtained falls too much. B-2 O<sub>3</sub> While the point [ distortion ] of glass that a content is obtained more than at 12 mol % falls too much, nitric-acid-proof nature falls, and less than [ 8 mol % ], while viscosity becomes high and melting nature falls, the fluoric acid-proof nature of the glass obtained falls.

[0027] aluminum 2O<sub>3</sub> If a content exceeds 13-mol %, while the devitrification-proof nature of the glass obtained will fall, when contacting fluoric acid on this glass, a glass front face becomes easy to become cloudy by fluoric acid. On the other hand, it is aluminum 2O<sub>3</sub>. The strain point of the glass with which a content is obtained less than [ 9 mol % ] falls too much.

[0028] since MgO is the most effective component in an alkaline earth oxide as a component for which the expansion coefficient of the glass obtained and viscosity are reduced — more than 1 mol % — although it is necessary to make it contain, if it is made to contain exceeding five-mol %, the devitrification-proof nature of the glass obtained will fall.

[0029] since [ moreover, ] CaO has MgO and an mostly similar operation — more than 3 mol % — although it is required, if it is made to contain exceeding seven-mol %, the devitrification-proof nature of the glass obtained will fall.

[0030] They are a component effective as a component which raises the devitrification-proof nature of the glass obtained, and both SrO and BaO are also the component which reduces the strain point of the glass obtained and enlarges an expansion coefficient while they raise viscosity and reduce melting nature. Therefore, the content serves as a value with more than 1 mol % and less than [ 3 mol % / suitable ], respectively. Furthermore, both total amount is also limited to less than [ 5 mol % ].

[0031] And since the total amount of these components cannot acquire a desired property less than [ 95 mol % ], it is limited more than 95 mol %. If it is made the above components, the mean coefficient of linear expansion in 100-degreeC-300-degreeC can obtain the glass whose strain point is more than 630-degreeC by  $34 \times 10^{-7} - 39 \times 10^{-7} \text{ deg-cm}^{-1}$ . This glass is glass excellent also in melting nature and a moldability. in addition, everything but SiO<sub>2</sub>, B-2 O<sub>3</sub>, aluminum 2O<sub>3</sub>, and MgO, CaO, SrO and BaO — ZnO, PbO, La 2O<sub>3</sub>, ZrO<sub>2</sub>, As 2O<sub>3</sub>, and Sb 2O<sub>3</sub> at least one inner sort — a total amount — less than [ 5 mol % ] — you may contain.

[0032] Glass like the 1st above-mentioned example is indicated by JP,4-160030,A. Moreover, the content of each following component is weight % as the 2nd example, and it is SiO<sub>2</sub>. 50 – 65%aluminum 2O<sub>3</sub> 12 – 28% (2O<sub>3</sub> 65 – 85% of however, SiO<sub>2</sub>+aluminum)

MgO 0-20%ZnO 0-10%B-2 O<sub>3</sub> 0 – 20% (2O<sub>3</sub> 10 – 30% of however, MgO+ZnO+B)

There is \*\* glass. These reasons for definition are as follows.

[0033] SiO<sub>2</sub> It is the fundamental component of glass, and at less than 50 % of the weight, since viscosity will become high too much and melting will become difficult if chemical durability deteriorates and an expansion coefficient not only becomes large too much, but it exceeds 65 % of the weight, it is limited to 50 – 65% of the weight. SiO<sub>2</sub> The optimal range is 50 – 60 % of the weight.

[0034] aluminum 2O<sub>3</sub> It is a component indispensable although a silicon crystal and the approximated elongation-percentage curve are obtained, and is the component which gives high thermal resistance and the outstanding chemical durability. However, since the viscosity of a pyrosphere increases while a phase-splitting inclination increases at less than 12 % of the weight, it is indispensable to be contained 12% of the weight or more. Moreover, if it exceeds 28 % of the weight, devitrification-proof nature will get worse. aluminum 2O<sub>3</sub> The optimal range is 18 – 25 % of the weight.

[0035] SiO<sub>2</sub> And aluminum 2O<sub>3</sub> It is 65 – 85 % of the weight in a total amount. Glass melting will become difficult, if a coefficient of thermal expansion becomes large too much at less than 65 % of the weight and this total amount exceeds 85 % of the weight.

[0036] MgO, ZnO, and B-2 O<sub>3</sub> It is the component which offers stable glass. It is necessary to contain at least one sort of these components. MgO is effective in lowering viscosity while it raises a coefficient of thermal expansion, but if it exceeds 20 % of the weight, a coefficient of thermal expansion will become large too much. Although ZnO is effective in improving chemical durability, if it exceeds 10 % of the weight, a phase-splitting inclination will increase. B-2 O<sub>3</sub> Melting nature is improved, and although it is effective in lowering viscosity, if it exceeds 20 % of the weight, a phase-splitting inclination will increase. MgO, ZnO, and B-2 O<sub>3</sub> The optimal range is 8 – 16 % of the weight, 1 – 5 % of the weight, and 1 – 12 % of the weight, respectively. However, MgO, ZnO, and B-2 O<sub>3</sub> A total amount is 10 – 30% of the weight of the range.

[0037] Glass like the 2nd above-mentioned example is indicated by JP,7-247134,A. In addition, generally silicon and the glass which the coefficient of thermal expansion approximated are marketed, and has the following products.

(1) SD-1, SD-2 (Hoya make)

These make in agreement silicon and an expansion curve (curve showing change of the elongation percentage of the glass to temperature).  $31 \times 10^{-7}/\text{degreeC}$  and the coefficient of thermal expansion of SD-2 of the coefficient of thermal expansion of SD-1 are  $32 \times 10^{-7}/\text{degreeC}$  (30-300-degreeC).

(2) PS-100 (Hoya make)

They are the translucent glass ceramics which made silicon and an expansion curve in agreement. Anode plate junction can be performed at low temperature rather than the above-mentioned SD-2.

(3) NA-35 (Hoya make)

It is alumino borosilicate glass which made silicon and an expansion coefficient mostly in agreement, and alkali is not included. Even if a strain point is as high as 650-degreeC and passes through a high-temperature-processing cycle, there is almost no dimensional change. The coefficient of thermal expansion of NA-35 is  $37 \times 10^{-7}/\text{degreeC}$  (30-300-degreeC).

(4) NA-40, NA-45 (Hoya make)

It is alkali free glass with a somewhat larger expansion coefficient than silicon. The coefficient of thermal expansion of NA-40 is  $43 \times 10^{-7}/\text{degreeC}$  (30-300-degreeC). The coefficient of thermal expansion of NA-45 is  $46 \times 10^{-7}/\text{degreeC}$  (30-300-degreeC).

(5) LE-30 (Hoya make)

An expansion coefficient is somewhat larger glass than silicon, and it is congenial to Cr film.

[0038] What is necessary is just to use suitable glass out of the above glass according to an application, choosing, in case the glass wiring substrate of this invention is created. Moreover, although the electrode which projected in the shape of a bump is used with the gestalt of the above-mentioned operation, it is not necessary to be necessarily a configuration like a bump as a configuration of an electrode. That is, the contact section with the electrode of IC may be even like an electrode pad.

[0039]

[Effect of the Invention] Since the height of an electrode becomes fixed with the glass wiring substrate of this invention since the electrode was formed on the glass substrate as explained above, and electronic parts are mounted in the hollow of a glass substrate, electronic parts can be arranged in the location of the arbitration of the same field as an electrode. Therefore, if the electrode of this glass substrate is connected to the electrode of an integrated circuit, electronic parts can be arranged immediately near the integrated circuit.

[0040] Moreover, by the manufacture approach of the glass wiring substrate of this invention, since a hollow is established in a glass substrate and electronic parts are mounted there, the glass wiring substrate which has arranged the electronic parts of arbitration to the same field as an electrode can be manufactured.

[0041] Moreover, in the probe card of this invention, since two or more electrodes are formed on the glass substrate, the height of an electrode is fixed, and since [ which was prepared in the position of a glass substrate ] it becomes depressed and discrete part is mounted inside, discrete part can be mounted near the predetermined electrode. Therefore, if the wide range integrated circuit formed on the wafer using this probe card is inspected simultaneously, the functional test by the signal of a RF can be conducted in the condition of having arranged discrete part near the integrated circuit. And since the height of an electrode is fixed, the electrode and electrode of a wafer are certainly connectable.

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

## [Brief Description of the Drawings]

[Drawing 1] It is the elements on larger scale of the glass wiring substrate cross section of this invention.

[Drawing 2] It is the general drawing of the glass wiring substrate of this invention. (A) is a plan and (B) is the X-X sectional view of (A).

[Drawing 3] It is drawing showing the first half of the production process of a glass wiring substrate.

[Drawing 4] It is drawing showing the second half of the production process of a glass wiring substrate.

## [Description of Notations]

100 Glass Wiring Substrate

101 Glass Substrate

102 Wiring

103 Photosensitive Insulating Material

111 Discrete Part

111a, 111b Electrode terminal

121,122 Bump

---

[Translation done.]

## \* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

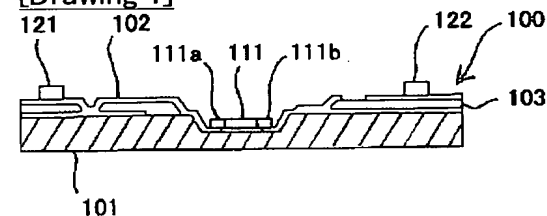
3.In the drawings, any words are not translated.

---

DRAWINGS

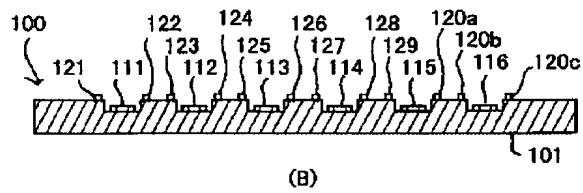
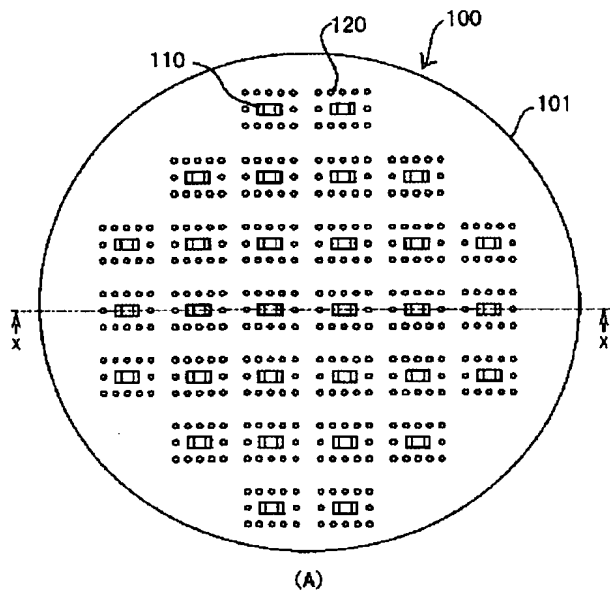
---

## [Drawing 1]

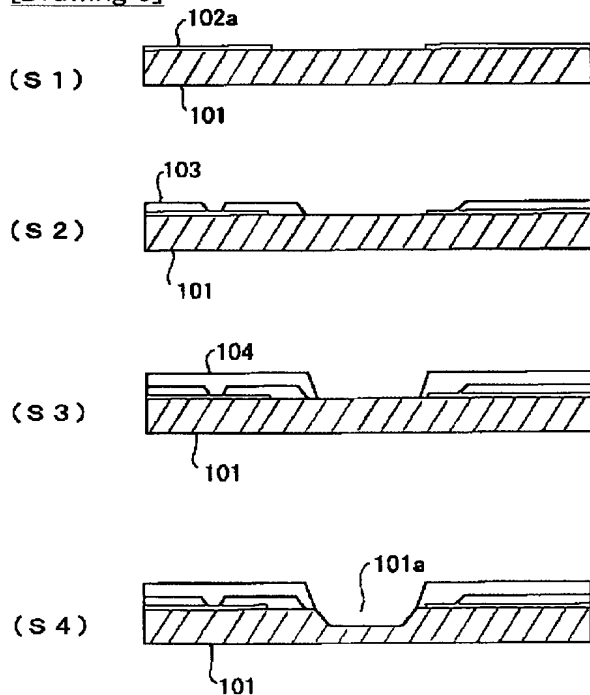


## [Drawing 2]

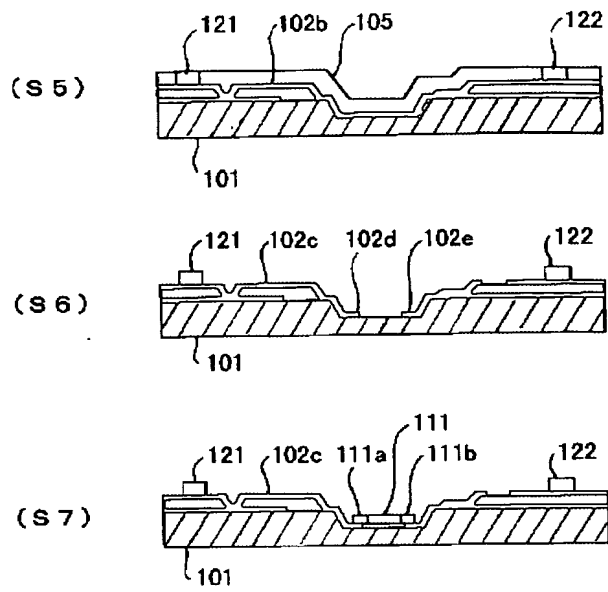




[Drawing 3]



[Drawing 4]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-282145

(43) 公開日 平成10年(1998)10月23日

(51) IntCl.<sup>6</sup>

識別記号

F I

G 0 1 R 1/073

G 0 1 R 1/073

E

H 0 1 L 21/66

H 0 1 L 21/66

B

審査請求 未請求 請求項の数10 O L (全 7 頁)

(21) 出願番号

特願平9-83741

(22) 出願日

平成9年(1997)4月2日

(71) 出願人 000113263

ホーヤ株式会社

東京都新宿区中落合2丁目7番5号

(72) 発明者 澤田 秀樹

東京都新宿区中落合2丁目7番5号 ホー

ヤ株式会社内

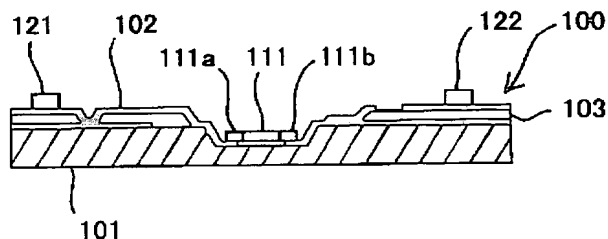
(74) 代理人 弁理士 服部 毅哉

(54) 【発明の名称】 ガラス配線基板、ガラス配線基板の製造方法およびプローブカード

(57) 【要約】

【課題】 電極の形成された面と同一面内に、任意の電子部品を実装する。

【解決手段】 ガラス基板101上には配線102と感光性絶縁材料103とが重ねられている。配線102は、ガラス基板101の窪み以外の部分からガラス基板101の窪み内部にかけて形成されている。そして、ディスクリート部品111の電極端子111a、111bが配線102に接続されている。また、バンプ121、122は、窪み以外の領域における配線102の上に形成されている。このガラス配線基板100をプローブカードの基板として使用すれば、検査対象となるICのそれぞれの近くにディスクリート部品を配置した状態で、検査を行うことができる。



## 【特許請求の範囲】

【請求項1】 集積回路と電気的な接続を行うためのガラス配線基板において、

一方の面の所定の位置に窪みを有するガラス基板と、  
前記ガラス基板の前記窪み内に実装された電子部品と、  
前記ガラス基板の前記窪みと同じ面に形成された電極と、

前記電子部品と前記電極とを電気的に接続する配線と、  
を有することを特徴とするガラス配線基板。

【請求項2】 前記電極は、バンプ状に突起していることを特徴とする請求項1記載のガラス配線基板。

【請求項3】 前記ガラス基板は、シリコンと熱膨張係数が近似していることを特徴とする請求項1記載のガラス配線基板。

【請求項4】 前記電子部品は、ディスクリート部品であることを特徴とする請求項1記載のガラス配線基板。

【請求項5】 前記電子部品は、同じ面内に複数設けられていることを特徴とする請求項1記載のガラス配線基板。

【請求項6】 集積回路と電気的な接続を行うためのガラス配線基板の製造方法において、  
ガラス基板の所定の位置に窪みを形成する工程と、  
前記ガラス基板の前記窪みの外側から前記窪み内にかけて配線を形成する工程と、  
前記ガラス基板の前記窪みの外側の配線上に電極を形成するとともに、前記窪み内の配線上に電子部品を実装する工程と、  
を有することを特徴とするガラス配線基板の製造方法。

【請求項7】 前記配線上に電極を形成する際には、バンプ状に突起した電極を形成することを特徴とする請求項6記載のガラス配線基板の製造方法。

【請求項8】 前記窪みを形成する工程では、前記ガラス基板として、シリコンと熱膨張係数が近似した基板を用いることを特徴とする請求項6記載のガラス配線基板の製造方法。

【請求項9】 ウェハ上に形成された集積回路を検査するためのプローブカードにおいて、  
検査対象のウェハに対峙させるべき面の所定の位置に複数の窪みを有するガラス基板と、前記ガラス基板の前記窪み内に実装された複数のディスクリート部品と、前記検査対象のウェハ上の複数の集積回路の電極と合致させるべき位置に形成された複数のガラス基板側電極と、前記ディスクリート部品と前記ガラス基板側電極とを電気的に接続する配線とからなるガラス配線基板、  
を有することを特徴とするプローブカード。

【請求項10】 前記ガラス基板側電極は、バンプ状に突起していることを特徴とする請求項9記載のガラス配線基板。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はガラス配線基板、ガラス基板の製造方法およびプローブカードに関し、特に集積回路と電気的な接続を行うためのガラス配線基板、そのガラス基板の製造方法、およびウェハ上に形成された集積回路を検査するためのプローブカードに関する。

## 【0002】

【従来の技術】ウェハ上の集積回路（IC）の機能を検査するには、プローブカードが用いられる。このプローブカードは、検査対象となるICの電極に接触させるための多数の電極（バンプ）を有している。そして、プローブカードのバンプをICの電極に押し当てた状態で、プローブカード側から電気信号を流すことによりICの機能を検査できる。

【0003】ところが、従来のプローブカードにはIC1個分、若しくは数個分のバンプしか設けられていない。そのため、ウェハ上のICの機能検査は同時には1～数個ずつしかできず、すべてのICを検査するためには何度もプローブカードを当て直して、テスト信号の印加と出力信号の測定を繰り返さなければならなかった。そこで、ICの機能検査の能率を向上させるためにも、広範囲内の多数のICの電極と電気的に接続することのできるプローブカードが望まれている。

【0004】なお、ウェハ全面に存在するすべての電極と同時にコンタクトが取れるプローブカードを作るには、バンプの高さが一定でなくてはならない。すなわち、バンプを形成する面の平坦性が必要である。平坦性が悪い場合には、コンタクトの取れない電極が発生する恐れがあるからである。そこで、プローブカードのバンプを形成するための基板として、ガラス基板を用いることが考えられる。ガラスは表面の平坦性の条件を満たすことが容易であるため、ガラス基板上にバンプを形成すれば、バンプの高さが一定なプローブカードを作ることができる。

## 【0005】

【発明が解決しようとする課題】しかし、ガラス基板を用いたとしても、バス・コンデンサなどのディスクリート部品の実装場所に関する問題が残る。つまり、ICの信頼性を向上させるためには、そのICが使用されるとき動作周波数と同程度の周波数の信号で検査を行う必要がある。したがって、最近のICの動作周波数の高速化に伴って、検査時の信号の周波数も高周波にする必要が生じている。そして、高周波の測定に対応するためには、バス・コンデンサなどのディスクリート部品をプローブカード側に実装する必要があり、しかも、それらのディスクリート部品を測定対象となるICの出来るだけ近くに実装しなければならない。そうしないとノイズが発生してしまい、正確な検査ができないからである。

【0006】ところが、従来の技術でディスクリート部品を実装できるのは、プローブカードのバンプが配置さ

れた領域よりも外側の部分か、ブローブカードの裏面である。このうち、ブローブカードのバンプが配置された領域よりも外側にディスクリート部品を配置する方法では、ウェハー全体を一括測定する場合には、ウェハーサイズよりも外側の部分にディスクリート部品を実装することになる。ディスクリート部品をウェハーサイズよりも外側の部分に実装すると、ウェハーの中央付近の測定対象ICまでの距離が長くなるため、高周波には対応できなくなる。また、ブローブカードの裏面にディスクリート部品を実装する方法では、基板を貫通する配線(via)が必要となるが、ガラス基板にそのような加工を施すことは容易ではない。

【0007】したがって、バンプなどの電極が形成された面と同一面内の任意の位置にディスクリート部品等の電子部品を実装でき、且つ表面が平坦な基板が望まれている。このような基板があれば、ウェハー上の多数のICの電極と電気的に接続し、各ICの近くにディスクリート部品を配置したブローブカードを作ることにも可能である。

【0008】本発明はこのような点に鑑みてなされたものであり、電極の形成された面と同一面内に、任意の電子部品を実装したガラス基板を提供することを目的とする。また、本発明の他の目的は、電極の形成された面と同一面内に、任意の電子部品を実装したガラス基板の製造方法を提供することである。

【0009】また、本発明の別の目的は、ウェハー上の広範囲内の多数のICと電気的に接続でき、かつ、各ICの電極とディスクリート部品とを短い距離で接続できるブローブカードを提供することである。

【0010】

【課題を解決するための手段】本発明では上記課題を解決するために、集積回路と電気的な接続を行うためのガラス配線基板において、一方の面の所定の位置に窪みを有するガラス基板と、前記ガラス基板の前記窪み内に実装された電子部品と、前記ガラス基板の前記窪みと同じ面に形成された電極と、前記電子部品と前記電極とを電気的に接続する配線と、を有することを特徴とするガラス配線基板が提供される。

【0011】このガラス配線基板は、電極がガラス基板上に形成されているため、その電極の高さが一定である。また、ガラス基板の所定の位置に設けられた窪み内に電子部品が実装されているため、電極の近くに電子部品を実装することができる。したがって、このガラス配線基板の電極を集積回路の電極に電気的に接続することにより、集積回路の近くに所望の電子部品を配置することができる。

【0012】また、集積回路と電気的な接続を行うためのガラス配線基板の製造方法において、ガラス基板の所定の位置に窪みを形成する工程と、前記ガラス基板の前記窪みの外側から前記窪み内にかけて配線を形成する工

程と、前記ガラス基板の前記窪みの外側の配線上に電極を形成するとともに、前記窪み内の配線上に電子部品を実装する工程と、を有することを特徴とするガラス配線基板の製造方法が提供される。

【0013】このガラス配線基板の製造方法によれば、電極と同じ面の所定の位置に電子部品を実装し、電極と電子部品を配線で接続したガラス配線基板が作り出される。また、ウェハー上に形成された集積回路を検査するためのブローブカードにおいて、検査対象のウェハーに対峙させるべき面の所定の位置に複数の窪みを有するガラス基板と、前記ガラス基板の前記窪み内に実装された複数のディスクリート部品と、前記検査対象のウェハー上の複数の集積回路の電極と合致させるべき位置に形成された複数のガラス基板側電極と、前記ディスクリート部品と前記ガラス基板側電極とを電気的に接続する配線とからなるガラス配線基板、を有することを特徴とするブローブカードが提供される。

【0014】このブローブカードは、ガラス基板側電極がガラス基板上に形成されているため、ガラス基板側電極の高さが一定である。また、ガラス基板側電極と同じ面の窪み内にディスクリート部品が実装されているため、所望の電極の近くにディスクリート部品を実装できる。これにより、このブローブカードを用いてウェハー上に形成された広範囲の集積回路の検査を同時に行えば、集積回路の電極とガラス基板側電極とを確実に接続し、各集積回路の近くにディスクリート部品を配置した状態で、高周波の信号による機能検査を行うことができる。

【0015】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して説明する。図2は、本発明のガラス配線基板の全体図である。(A)は上面図であり、(B)は(A)のX-X断面図である。なお、この図では、ウェハーと接触させる方の面を上面としている。

【0016】本発明のガラス配線基板100では、ガラス基板101上に、バス・コンデンサなどのディスクリート部品110と、各ICの電極に接続させるべきバンプ120とが設けられている。ガラス基板101の表面は、十分な平坦性を有している。ディスクリート部品110は、検査すべきウェハーの全てのICに対応して設けられている。そして、断面図から分かるように、ガラス基板には多数の窪みが形成されており、ディスクリート部品111~116は、窪みの中に実装されている。一方、バンプ121~129、120a~120cは、窪み以外の領域に形成されている。

【0017】図1は、本発明のガラス配線基板断面の部分拡大図である。ガラス基板101上には配線102と感光性絶縁材料103とが重ねられている。配線102は、ガラス基板101の窪み以外の部分からガラス基板101の窪み内部にかけて形成されている。そして、デ

ィスクリート部品111の電極端子111a, 111bが配線102に接続されている。また、バンプ121, 122は、窪み以外の領域における配線102の上に形成されている。

【0018】これにより、均一な高さのバンプ121, 122が形成され、その近くにディスクリート部品111を実装することができる。しかも、ディスクリート部品111は窪みの中に実装されているため、各バンプ121~122とウェハー側の電極とを接触させる際に、ディスクリート部品111が邪魔になることはない。したがって、このガラス配線基板100をブローブカードの基板として使用すれば、検査対象となるICのそれぞれの近くにディスクリート部品を配置した状態で、検査を行うことができる。そのため、高周波の動作試験を、ウェハー上の全てのICを対象として同時に行うことができる。なお、検査装置へ接続するための端子は、ガラス配線基板100の外周に沿って設けられている。

【0019】ところで、ウェハー上のICの検査には、熱を加えながら行う検査（バーンイン）がある。このような検査を、ウェハー上の全てのICに対して同時にコンタクトが取れるブローブカードで行うには、ブローブカードの熱膨張率がウェハーに近いことが必要である。すなわち、ブローブカードの熱膨張率がシリコン（Si）のウェハーと異なっている場合には、バーンイン時に、ウェハー側電極とブローブカード側のバンプとの位置が膨張率の差だけずれることになり、コンタクトが取れなくなる虞がある。特にウェハーのサイズが8インチ、10インチ、と大口径になってくると、この傾向は顕著になる。そのため、ガラス基板101には、熱膨張率がSiに近いものを用いるのが望ましい。

【0020】また、埋め込まれるディスクリート部品には表面実装用のチップ部品を使用する。これらの部品はサイズが小さく、1.0×0.5×0.35mm<sup>3</sup>というものもある。このような小さい部品を使用することにより、ガラスに作る窪みも小さくて済むため、加工効率が良くなる。

【0021】次に、本発明のガラス配線基板の製造方法について説明する。図3、図4は、ガラス配線基板の製造工程を示す図である。図3が製造工程の前半（工程S1~工程S4）を示しており、図4が製造工程の後半（工程S5~工程S7）を示している。

【S1】基板に使用するガラスには熱膨張率がSiに近いものを選び、板厚はディスクリート部品を埋め込むことを考慮して、部品の倍以上の厚みのものを使用する。例えばNA-35（HOYA製の無アルカリガラス）の板厚3mmのものを使用する。なお、熱膨張率がSiに近いガラスの具体例は後述する。

【0022】ガラス基板101を用意したら、その表面に配線層102aを形成する。配線層102aには、金属膜を形成して使用する。それには、まずガラス基板1

01に対し、スパッタによりCr-Cuの薄膜を付ける。そして、Cr-Cuの薄膜を電極として電解めっきを行うことにより、5μm程度の厚さのCu-Niの層を形成する。

【0023】次に、バターニングするためにフォトレジストをコートし、露光機とフォトマスクで配線パターンを露光し、レジストを現像し、金属膜をエッチングし、最後にレジストをはがす。

【S2】配線層102aの上に感光性絶縁材料103の層を形成する。感光性絶縁材料103には感光性ポリイミドなどの誘電率の低いものを使用する。これは、誘電率の低い材料の方が、完成した基板の高周波特性がよくなるためである。それには、感光性絶縁材料103をコートし、露光機とフォトマスクでビア（via）や開口部のパターンを露光し、現像、キュアする（焼き固める）。これにより絶縁層が形成できる。

【S3】ガラスの窪みはサンドブラスト（またはエッチング）で形成するため、窪みを作らない部分をサンドブラスト用レジスト104（またはエッチング用レジスト）で覆い隠す。

【S4】サンドブラスト（またはエッチング）によりガラス基板に窪み101aを形成する。窪み101aの深さは、窪み101aの中に実装するディスクリート部品が配線表面から突出しない程度とする。

【S5】サンドブラスト用レジスト104（またはエッチング用レジスト）を除去し、最上層の配線となる導体膜102b（Cuなど）を形成する。そして、バンプ形成用レジスト105をバターニングし、めっきによりバンプ121, 122を形成する。このとき、導体膜102bと下位の配線層102aとが接続される。

【S6】バンプ用レジスト105を除去し、工程S1と同様の方法で最上層の配線層102cを形成する。このとき、ディスクリート部品との接続端子102d, 102eが同時に作られる。

【S7】窪み内にディスクリート部品111を実装する。このとき、ディスクリート部品111の電極端子111a, 111bを、はんだ、または導電性接着剤で接続端子102d, 102eに接続する。

【0024】以上のようにして、本発明のガラス配線基板を製造することができる。なお、ガラス基板の材料として、シリコンと膨張率を近似させたガラスを用いているが、このようなガラスとしては、以下のようなものがある。

【0025】第1の例として、次の条件を満たしたガラスがある。SiO<sub>2</sub>, B<sub>2</sub>O<sub>3</sub>, Al<sub>2</sub>O<sub>3</sub>, MgO, CaO, SrO, 及びBaOを含量で95モル%以上含有し、モル%表示による各成分の含有量が、

SiO<sub>2</sub> 62%以上68%以下

B<sub>2</sub>O<sub>3</sub> 8%以上12%未満

Al<sub>2</sub>O<sub>3</sub> 9%以上13%以下

MgO 1%以上5%以下  
 CaO 3%以上7%以下  
 SrO 1%以上3%未満  
 BaO 1%以上3%未満  
 SrO+BaO 2%以上5%以下

のガラスである。これらの限定理由は次の通りである。

【0026】SiO<sub>2</sub>の含有量が68モル%を超えると粘性が高くなって溶融性が低下し、62モル%未満では得られるガラスの歪み点が低下しすぎる。B<sub>2</sub>O<sub>3</sub>の含有量が12モル%以上では得られるガラスの歪み点が低下し過ぎると共に耐硝酸性が低下し、8モル%未満では粘性が高くなって溶融性が低下すると共に、得られるガラスの耐弗酸性が低下する。

【0027】Al<sub>2</sub>O<sub>3</sub>の含有量が13モル%を超えると、得られるガラスの耐失透性が低下すると共に、このガラスに弗酸を接触させたときに、弗酸によりガラス表面が白濁し易くなる。一方、Al<sub>2</sub>O<sub>3</sub>の含有量が9モル%未満では得られるガラスの歪点が低下し過ぎる。

【0028】MgOは、得られるガラスの膨張係数と粘性とを低下させる成分としてアルカリ土類酸化物中で最も効果的な成分であるため、1モル%以上含有させる必要があるが、5モル%を超えて含有させると、得られるガラスの耐失透性が低下する。

【0029】また、CaOはMgOとほぼ類似した作用を有するため、3モル%以上必要であるが、7モル%を超えて含有させると、得られるガラスの耐失透性が低下する。

【0030】SrOおよびBaOは共に、得られるガラスの耐失透性を向上させる成分として効果的な成分であり、粘性を高めて溶融性を低下させると共に、得られるガラスの歪点を低下させ、かつ膨張係数を大きくさせる成分でもある。したがって、その含有量はそれぞれ1モル%以上、3モル%未満が適当な値となる。さらに、両者の含量も5モル%以下に限定される。

【0031】そして、これらの成分の含量が95モル%未満では所望の特性を得ることができないため、95モル%以上に限定される。以上のような成分にすれば、100°C～300°Cにおける平均線膨張係数が $3.4 \times 10^{-7} \sim 3.9 \times 10^{-7} \text{ deg} \cdot \text{cm}^{-1}$ で、歪点が630°C以上であるガラスを得ることができる。このガラスは、溶融性および成形性にも優れたガラスである。なお、SiO<sub>2</sub>、B<sub>2</sub>O<sub>3</sub>、Al<sub>2</sub>O<sub>3</sub>、MgO、CaO、SrO、及びBaOの他に、ZnO、PbO、La<sub>2</sub>O<sub>3</sub>、ZrO<sub>2</sub>、As<sub>2</sub>O<sub>3</sub>、及びSb<sub>2</sub>O<sub>3</sub>の中の少なくとも1種を総量で5モル%以下含有していても良い。

【0032】上記の第1の例のようなガラスは、特開平4-160030号公報に開示されている。また、第2の例として、以下の各成分の含有量が重量%

SiO<sub>2</sub> 50～65%

Al<sub>2</sub>O<sub>3</sub> 12～28%  
 (ただし、SiO<sub>2</sub>+Al<sub>2</sub>O<sub>3</sub> 65～85%)

MgO 0～20%

ZnO 0～10%

B<sub>2</sub>O<sub>3</sub> 0～20%

(ただし、MgO+ZnO+B<sub>2</sub>O<sub>3</sub> 10～30%)

のガラスがある。これらの限定理由は以下の通りである。

10 【0033】SiO<sub>2</sub>は、ガラスの基本成分であり、50重量%未満では膨張係数が大きくなり過ぎるばかりでなく化学的耐久性が劣化し、65重量%を超えると粘性が高くなり過ぎて溶融が困難となるので50～65重量%に限定される。SiO<sub>2</sub>の最適な範囲は、50～60重量%である。

20 【0034】Al<sub>2</sub>O<sub>3</sub>は、シリコン結晶と近似した伸び率曲線を得るのに必須な成分であり、かつ、高い耐熱性と優れた化学的耐久性を与える成分である。ただし、12重量%未満では分相傾向が増大するとともに高温域の粘性が増大するので、12重量%以上含まれることが必須である。また、28重量%を超えると耐失透性が悪化する。Al<sub>2</sub>O<sub>3</sub>の最適範囲は、18～25重量%である。

【0035】SiO<sub>2</sub>およびAl<sub>2</sub>O<sub>3</sub>は、含量で65～85重量%である。この含量が、65重量%未満では熱膨張係数が大きくなり過ぎ、85重量%を超えるとガラス溶融が困難になる。

30 【0036】MgO、ZnOおよびB<sub>2</sub>O<sub>3</sub>は安定なガラスを提供する成分である。これらの成分の少なくとも1種を含有する必要がある。MgOは熱膨張係数を高めると共に粘性を下げる効果があるが、20重量%を超えると熱膨張係数が大きくなり過ぎる。ZnOは化学的耐久性をよくする効果があるが、10重量%を超えると分相傾向が増大する。B<sub>2</sub>O<sub>3</sub>は溶融性をよくし、粘性を下げる効果があるが、20重量%を超えると分相傾向が増大する。MgO、ZnOおよびB<sub>2</sub>O<sub>3</sub>の最適な範囲は、それぞれ8～16重量%、1～5重量%、および1～12重量%である。ただし、MgO、ZnOおよびB<sub>2</sub>O<sub>3</sub>の含量は、10～30重量%の範囲である。

40 【0037】上記の第2の例のようなガラスは、特開平7-247134号公報に開示されている。なお、シリコンと熱膨張係数が近似したガラスは一般に市販されており、以下のような製品がある。

(1) SD-1、SD-2 (HOYA製)

これらは、シリコンと膨張曲線(温度に対するガラスの伸び率の変化を表す曲線)を一致させたものである。SD-1の熱膨張係数は $3.1 \times 10^{-7} / ^\circ \text{C}$ 、SD-2の熱膨張係数は $3.2 \times 10^{-7} / ^\circ \text{C}$ である(30～300°C)。

50 (2) PS-100 (HOYA製)

シリコンと膨張曲線を一致させた半透明の結晶化ガラスである。上記SD-2よりも低温で陽極接合ができる。

(3) NA-35 (HOYA製)

シリコンと膨張係数をほぼ一致させたアルミノ硼珪酸ガラスであり、アルカリを包含していない。歪点が650°Cと高く、高温処理サイクルを経ても寸法変化がほとんどない。NA-35の熱膨張係数は $37 \times 10^{-7}/^{\circ}\text{C}$  (30~300°C)である。

(4) NA-40、NA-45 (HOYA製)

膨張係数がシリコンより少し大きい無アルカリガラスである。NA-40の熱膨張係数は $43 \times 10^{-7}/^{\circ}\text{C}$  (30~300°C)である。NA-45の熱膨張係数は $46 \times 10^{-7}/^{\circ}\text{C}$  (30~300°C)である。

(5) LE-30 (HOYA製)

膨張係数がシリコンより少し大きいガラスであり、Cr膜と相性が良い。

【0038】本発明のガラス配線基板を作成する際には、用途に応じて、上記のようなガラスの中から適当なガラスを選択して使用すればよい。また、上記の実施の形態ではバンプ状に突起した電極を用いているが、電極の形状としては必ずしもバンプのような形状である必要はない。すなわち、電極パッドのように、1Cの電極との接触部が平らなものであってもよい。

【0039】

【発明の効果】以上説明したように本発明のガラス配線基板では、電極をガラス基板上に形成したため、電極の高さが一定となり、ガラス基板の窪み内に電子部品が実装されているため、電極と同じ面の任意の位置に電子部品を配置することができる。したがって、このガラス基板の電極を集積回路の電極に接続すれば、集積回路のすぐ近くに電子部品を配置することができる。

【0040】また、本発明のガラス配線基板の製造方法\*

\*では、ガラス基板に窪みを設け、そこに電子部品を実装するため、電極と同じ面に任意の電子部品を配置したガラス配線基板を製造することができる。

【0041】また、本発明のブローブカードでは、複数の電極がガラス基板上に形成されているため、電極の高さが一定であり、ガラス基板の所定の位置に設けられた窪み内にディスクリート部品が実装されているため、所定の電極の近くにディスクリート部品を実装することができる。したがって、このブローブカードを用いてウェハー上に形成された広範囲の集積回路の検査を同時に行えば、集積回路の近くにディスクリート部品を配置した状態で、高周波の信号による機能検査を行うことができる。しかも、電極の高さが一定であるためウェハーの電極と電極とを確実に接続することができる。

【図面の簡単な説明】

【図1】本発明のガラス配線基板断面の部分拡大図である。

【図2】本発明のガラス配線基板の全体図である。

(A)は上面図であり、(B)は(A)のX-X断面図である。

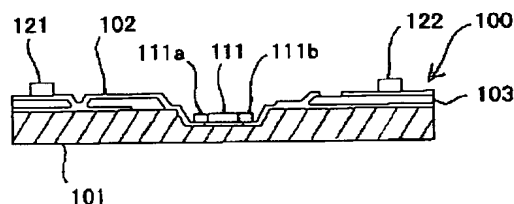
【図3】ガラス配線基板の製造工程の前半を示す図である。

【図4】ガラス配線基板の製造工程の後半を示す図である。

【符号の説明】

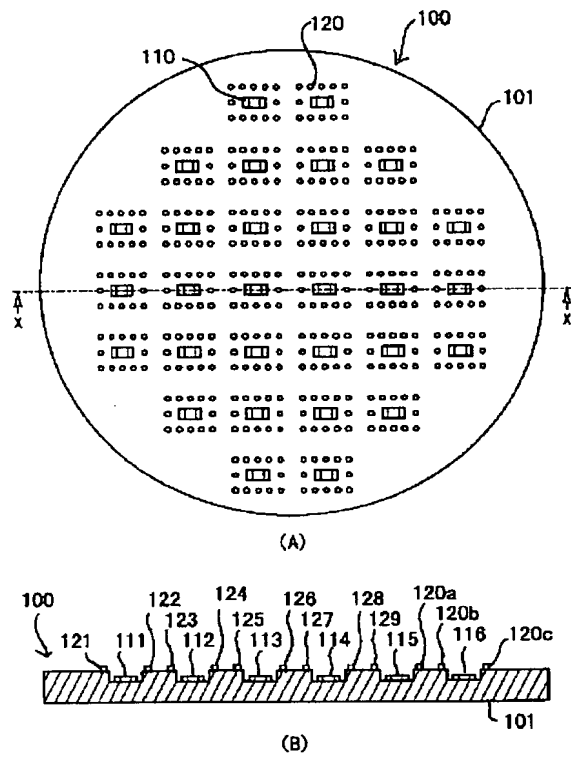
- 100 ガラス配線基板
- 101 ガラス基板
- 102 配線
- 103 感光性絶縁材料
- 111 ディスクリート部品
- 111a, 111b 電極端子
- 121, 122 バンプ

【図1】

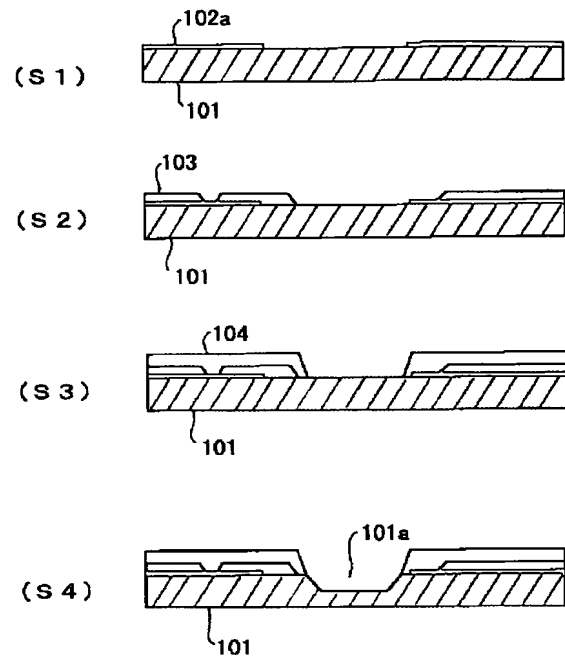




【図2】



【図3】



【図4】

